

⑩日本国特許庁(JP)

⑪特許出願公開

⑫公開特許公報(A)

昭54—53873

⑬Int. Cl.²
H 01 L 29/74
H 01 L 21/324

識別記号 ⑭日本分類
99(5) F 1
99(5) B 1

庁内整理番号 ⑮公開 昭和54年(1979)4月27日
7021—5F 発明の数 2
6684—5F 審査請求 未請求

(全 7 頁)

⑯2.方向性半導体スイッチの特性改善方法

⑰特 願 昭53—105712

⑱出 願 昭53(1978)8月31日

優先権主張 ⑲1977年9月2日⑳米国(US)
⑳830190

㉑発 明 者 ウィリアム・ウイン・シエン
アメリカ合衆国ニューヨーク州
オーバーン・ビルディング・エ
ス—218スタンダート・ウツズ
・エー・ピー・ティ・エス(番
地なし)
同 イエン・シエン・エドモンド・
サン

アメリカ合衆国ニューヨーク州
リヴァプール・ランチョ・パー
ク4212番

㉒発 明 者 エドワード・ジョージ・テフト
アメリカ合衆国ニューヨーク州
オーバーン・カーニイ・アベニ
ユ14番

㉓出 願 人 ゼネラル・エレクトリック・ガ
ンパニイ
アメリカ合衆国12305ニューヨ
ーク州スケネクタディ・リバー
ロード1番

㉔代 理 人 弁理士 生沼徳二

明 細 書

1.発明の名称

2.方向性半導体スイッチの特性改善方法

2.特許請求の範囲

(1) 第1の方向に通電する第1の電流通電領域と、該第1の電流通電領域から横方向に隔たつて配置されていて該第1の領域との間に第1の境界を形成する、前記第1の方向とは反対の第2の方向に通電する第2の電流通電領域と、前記第1及び第2の電流通電領域の両方から隔たつて配置されていて該第1及び第2の領域の両方に対し共通な境界を持つゲート領域とを含む形式の2方向性半導体スイッチの特性を改善する方法に於て、前記第1の境界を選択的に放射線照射して、該境界に沿つて担体寿命を減少させる欠陥を形成することを特徴とする前記方法。

(2) 前記選択的に照射する工程が、前記第1の境界を除く前記スイッチの全部を実質的にマスクし、該マスクしたスイッチを欠陥を生じさせる照射に露出することからなる、特許請求の範囲

第(1)項記載の方法。

(3) 前記共通の境界を照射して、該境界に沿つて寿命を減少させる欠陥を形成する工程を更に含む、特許請求の範囲第(1)項記載の方法。

(4) 前記選択的に照射する工程が、前記第1の境界及び前記共通の境界を除く前記半導体スイッチの全部を実質的にマスクし、前記第1の境界及び前記共通の境界に沿つて欠陥を形成するため該マスクしたスイッチを照射源に露出することからなる、特許請求の範囲第(3)項記載の方法。

(5) 前記照射が、400 KeVを超えるエネルギーを持つ電子を照射することからなる、特許請求の範囲第(1)項乃至第(4)項記載の方法。

(6) 前記照射が、約400 KeV乃至1.2 MeVのエネルギーを持つ電子を照射することからなる、特許請求の範囲第(5)項記載の方法。

(7) 前記照射が、約 10^{15} 乃至 10^{16} 電子/cm²の放射線量まで照射することからなる、特許請求の範囲第(6)項記載の方法。

(8) 第1の境界領域によつて分離された、

単一の半導体本体中の第1及び第2の電流通電領域を含み、該第1及び第2の電流通電領域の各々がその中に導電形が交互になつている第1、第2、第3及び第4の層を持ち、前記層の少なくとも1つがベース層を構成し、更に第1及び第2の電極が前記領域にオーミック接触している形式の2方向性サイリスタの電気的特性を改善する方法に於て、前記境界領域を、半導体結晶格子の損傷を起す高エネルギー粒子で照射して、少なくとも前記境界領域中の前記ベース領域の中に追加の電荷担体再結合場所を形成することを特徴とする前記方法。

(9) 前記粒子が電子である、特許請求の範囲第(8)項記載の方法。

(10) 前記電子が、400 KeVを超えるエネルギーを持つ電子である、特許請求の範囲第(9)項記載の方法。

(11) 前記サイリスタが更に、第2の境界領域により前記第1及び第2の電流通電領域から分離されていて、その上に第1のゲート電極を含む第1のゲート領域を有しており、前記第2の境界

(12) 前記マスクする工程が、前記第1及び第2の電極並びに前記第1のゲート電極を硬質鉛はんだで被覆することからなる、特許請求の範囲第(11)項記載の方法。

(13) 前記マスクする工程が、前記第1及び第2の電流通電領域を、格子損傷を起すのに十分なエネルギーを持つ粒子が実効的に前記電流通電領域に達しない様に充分な厚さを持つ遮蔽体で覆うことからなる、特許請求の範囲第(12)項記載の方法。

(14) 前記マスクする工程が、前記第1及び第2の電流通電領域並びに前記ゲート領域を、格子損傷を起すのに十分なエネルギーを持つ粒子が実効的に前記電流通電領域又は前記ゲート領域に達しない様に充分な厚さを持つ遮蔽体で覆うことからなる、特許請求の範囲第(13)項記載の方法。

3 発明の詳細な説明

本発明は2方向性サイリスタに関し、更に具体的に云えば、2方向性サイリスタの過ばれた部分を半導体結晶格子の損傷を起す高エネルギー粒子で照射することによつて、2方向性サイリスタ

領域を、400 KeVを超えるエネルギーを持つ結晶格子損傷を起す電子で照射する工程を更に含む、特許請求の範囲第(14)項記載の方法。

(15) 前記サイリスタがトライアックであり、前記照射工程が、前記第1及び第2の電流通電領域をマスクし、次いで前記トライアックを格子損傷を起す高エネルギー粒子で照射して、該粒子が実質的に前記第1の境界領域のみに衝突する様にするることからなる、特許請求の範囲第(14)項記載の方法。

(16) 前記サイリスタがトライアックであり、前記照射工程が、前記第1及び第2の電流通電領域並びに前記ゲート領域をマスクし、次いで前記高エネルギー電子が実質的に前記第1及び第2の境界領域のみに衝突する様に前記トライアックを照射することからなる、特許請求の範囲第(15)項記載の方法。

(17) 前記マスクする工程が、前記第1及び第2の電極を硬質鉛はんだで被覆することからなる、特許請求の範囲第(16)項記載の方法。

の或る電気的特性を改善する方法に関する。

サイリスタの重要な特性の1つは、その dv/dt 能力である。サイリスタの dv/dt 能力は、静的 dv/dt 、再印加 dv/dt 、及び転流 dv/dt を含む。周知の様に、サイリスタの dv/dt は、素子のベース領域の担体寿命を変更することによつて変更できる。従来では、サイリスタの dv/dt を、素子の全体又は一部に金又は白金を、例えば拡散によつて導入することにより改善していた。この例が、米国特許第3943013号に記載されている。この特許では、従来の素子に比べ或る利点を持つ素子及びその製造法を開示しているが、それでもなお素子をほぼ完全に製造して、その特性を予備的に試験した後で、サイリスタ素子の特性を変更することが望ましいことがある。更に、金のドーパは、所望の結果を得るために正確に制御するのが困難な処理方法である。素子の転流 dv/dt は、例えば素子を実質的に完成して、それに接点を形成した後にのみ適切に試験することが出来るため、前掲特許に述べられている様に金を選択的

に拡散することにより、仕様を満足していない素子の転流 dv/dt を改善することは、前配接点形成後の時点では遅すぎる。然し、この時点での素子の状態（特性）は実質的に最終的な素子の状態（特性）に達しており、仕様を満足しない素子の dv/dt 特性の変更が最も望ましい段階である。明らかに、この変更により仕様を完全に満足する素子を作ることが出来、そうしなければ、素子を無駄にするか又は一層悪い定格のものに分類し直すことになる。

従つて、本発明の目的は、試験時の素子の実質的に最終的な特性に影響を及ぼす拡散又はその他の同様な高温処理工程を必要とすることなく、サイリスタの転流 dv/dt を変更する方法を提供することである。

本発明の別の目的は、素子の dv/dt 能力を高めて所望の仕様の範囲内に入る様にすること、必要な量だけ変更を行う様に正確に制御出来る、サイリスタの特性を変更する拡散後処理方法を提供することである。

第2の一層厚い厚さを持つマスクを用いることが出来る。

本発明の好ましい実施例では、第1及び第2の主電流通電領域を持ち、それらの間に境界を持つサイリスタを用意する。素子の転流 dv/dt を大幅に高めるため本質的に該境界領域にのみ放射線照射を行う。

本発明の別の面では、その間に走る共通の境界により互から分離された第1及び第2の主電流通電領域を設け、前記第1及び第2の主電流通電領域から第2の境界により分離されているゲート領域を設け、前記第1及び第2の境界の両方を素子の dv/dt 定格を高めるために放射線照射する。

本発明の1つの特徴は、素子に接点を付けた後で素子の照射を実施できることである。事実、本発明の一面では、素子の第1及び第2の主電流通電領域並びにゲート領域に実質的に重なる素子接点を設けて、該接点に実質的なんだを付ける。この場合、別個のマスクを設ける必要性がなくなる。

本発明の更に別の目的は、容易に且つ低廉に実施でき、広範な種々の形式のサイリスタに適用できる、サイリスタの電気的特性を改善する方法を提供することである。

簡略に云えば、本発明の一面に従つて、サイリスタを選択的照射する方法が、サイリスタ例えば実質的に完成した素子すなわち導電性電気接点を付着した素子を用意し、比較的高エネルギーの格子損傷を起す放射線、好ましくは電子線を該素子の特定の部分に選択的に照射する工程を有する。本発明の好ましい面に従つて、選択的な照射が、サイリスタ素子の内の照射が望ましくない部分を避散することにより行なわれる。避散は、例えば照射源と照射が望ましくない素子部分との間に遮蔽材料を設けることにより達成できる。遮蔽材料は、格子損傷を起すに充分なエネルギーを持つ粒子が実質的に該材料を通過しない様な厚さと組成を持つものでなければならない。詳しく云うと、格子欠陥を生じさせる照射が望まれる領域では第1の厚さを持ち、且つ照射が望ましくない領域では

本発明の一面に従つて、放射線照射は、接点を付けた後で最小の設定 dv/dt 特性より低いと判つたサイリスタを、仕様の範囲内に持つて来る改善方法として用いることが出来る。従つて、本発明を利用して、さもなければ廃棄したであろう素子を改善して、予め設定された仕様の範囲内にある満足に動作する素子にすることが出来る。

本発明の更に別の面に従つて、本発明を用いない場合に得られるゲートトリガ電流 (I_{gt}) と転流 dv/dt との間の特性上の妥協点を越える素子を得ることが出来る。本発明の好ましい面では、注意深く選んだ照射エネルギー・レベルと放射線量をを用いることにより I_{gt} を劣化させずに転流 dv/dt を改善することが出来る。本発明による工程の前の処理工程により作られた素子特性の普通の分布では、その dv/dt 特性は仕様を満足しないが、望ましい低い I_{gt} を持つ多数の素子が作られると思われる。これらの素子は、本発明の教示する所に従い有利に処理して、低 I_{gt} と高い転流 dv/dt との望ましい組合せを持つ素子にすること

が出来る。

本発明の更に別の面に従つて、従来の処理を行つた後の普通の I_{at} 及び普通の転流 dv/dt 特性を持つ素子进行处理して、普通の I_{at} と普通よりも高い転流 dv/dt 特性を得ることが出来る。

以下、図面について説明する所から本発明が一層明らかとなる。

第1図について説明すると、サイリスタ10は、第1及び第2の主電流通電領域12及び14を含む。便宜的に、通電領域12はp導電形の半導体材料から成り、逆電領域14はn導電形の材料から成る。サイリスタ10は普通、第2図及び第3図に例示する電極16を含み、第1図では通電領域12、14を示す為に省略している。サイリスタ10は更にゲート領域18を含み、これはn導電形の半導体材料から成る。

こゝで第2図について説明する。サイリスタ10はn導電形の半導体材料のウェーハ20に形成するのが便利である。p導電形領域22、24は不純物源からウェーハ20に拡散することによ

り都合よく形成される。その後、n導電形領域14、28がゲート領域18と共に同様に形成される。電極26はゲート領域18にオーミック接触する。主電流通電領域12、14は横方向に隔たり、第1図に破線で示す境界領域30により互から分離されている。同様に領域12、14は第2の境界領域32（第1図に同様に破線で示す）によりゲート領域18から分離されている。第1図、第2図及び第3図のサイリスタ10は普通、1個の大きな半導体ウェーハ上の多数の素子の1つとして形成される。該形成後、ウェーハは、個々の実装を行うため、多数の半導体ペレットに分割される。図には単一のペレットのみを例示しているが、本明細書で述べる処理は個々の素子に分割する前の半導体について実施することが好ましいことが当業者には理解されよう。この場合、実質的に同じ処理を施こされる多数の素子が1度に製造でき、非常に低いコストで本発明による利益を享受できる。

従来技術では第1図に示す様な素子の境界

領域に金又は同様な不純物を拡散することが教示されているが、金の拡散処理には幾つかの問題が伴なり。その第1は、該拡散が一般に、素子に金属接点を形成した後では実施できないことである。これは、拡散処理自体のためばかりでなく、選択的拡散のマスクとして典型的に用いられる酸化物質の成長のためにも典型的に高い温度が必要なためである。次に問題な点は、金がシリコン素子の中へ非常に早い速度で拡散し、周知の様に垂直方向ばかりでなく横方向にも拡散することである。このため、素子の境界領域への金の選択的拡散により、所望の領域における担体寿命の減少が生じることの他に、担体寿命の減少が望ましくなく事実有害である素子の部分にも担体寿命の減少が生じる。これは素子の順方向電圧降下の増加、及びゲート感度の減少を招く。選択的照射は、これらの問題を実質的に克服する。該照射を用いて、横方向に隣接する領域に実質的に影響を及ぼさず、ほぼ垂直な領域の担体寿命の減少を行う。このため、担体寿命減少不純物の拡散により悪影響を受

ける素子のパラメータ（順方向電圧降下及びゲート感度）は、電子線照射では悪影響を受けることはない。更に、照射は、担体寿命減少不純物の選択的拡散よりもかなり少ない工程で実施でき、従つてコストが低くて済む。また更に、電子線照射は、電気接点を形成した後にものみ可能な素子の予備的試験の後実施出来る。この様に、照射を適用する素子は、多数の素子を製造する際に大きな問題となるコストを更に低減する点で利益を受ける。

本発明に従つて、サイリスタの転流 dv/dt を改善するために主に電子線照射が用いられる。周知の様に、サイリスタは交流用途に用いられるとき、素子の2つの通電部分（第1図の領域12及び14と実質的に同じ広さの夫々の部分とそれらの下にある素子の夫々の部分）が交互に通電及び電圧阻止状態になる。一方の通電部分がオフに切換わると、他方の通電部分がオンに切換わるので、一方の通電領域が別の通電領域に及ぼす影響を出来るだけ減少にすることが望ましい。最悪の場

合には、素子の一方の部分が急速に切換わる場合、充分な電荷が素子の他方の部分へ散逸して、該他方の部分をターンオンする。この作用（転流 dv/dt がその目安になる）は、素子が動作する速度を減少させ、この結果素子の有効周波数限界を低下させる。素子の転流 dv/dt 能力を高めて動作速度の早い素子及び高い周波数で動作出来る素子を得るためには、サイリスタの部分間の相互作用を減少させなければならない。この目的のため、サイリスタの通電部分間の境界領域の相対寿命を、格子損傷を起す放射線が該境界領域を照射することにより減少させる。

装置全体の照射は、転流 dv/dt に望ましい効果を持つが、また順方向電圧降下を増加させ且つゲート感度を低下させる望ましくない効果を生じる。従つて、本発明は、素子の通電部分間の境界領域、及び素子のゲート部分を囲み且つゲートを主電流通電部分から分離する境界領域のみを本質的に照射するのが好ましい。本発明に従つて選択的照射が好ましいが、ゲート感度の低下及び順

る様に出来るだけ狭くするのが好ましい。

本発明の好ましい実施例に従つて、約6ミルの厚さを持つモリブデンのマスクを有利に用いることが出来る。より厚いマスクが必要な場合、2つ以上の比較的薄いマスクを組合わせて利用して、マスクを製造するコストを最も効果的に低減することが出来る。上述の様なマスクは有利に用いることが出来るが、当業者に周知のマスクを形成する任意の方法も本発明の主旨から離れることなく等しく用いることが出来ることは勿論である。

第5図はマスク40と半導体素子10を組合せた状態で例示する。前に述べた様に、本発明の好ましい実施例に従つて、マスク40は、複数のサイリスタを含む半導体ウエーハ全体を覆う様に設計された大きなマスクの内の一部分を表わしているに過ぎない。

本発明に従つて種々の形式の、格子損傷を起す高エネルギー放射線を用いることが出来る。比較的低廉で容易に設けることが出来るため電子線照射が好ましい。中性子線及び γ 線照射も必要な

方向電圧降下の増加が許容できる場合、金の拡散に比べて高い制御能力を保持しながら経済的な面から全体的照射を行い得ることが当業者には理解されよう。

第4図は、サイリスタの境界領域のみの選択的照射を行うために本発明に従つて利用出来るマスクの平面図を示す。マスク40はその中に開口42を含み、開口42は第1図に例示した様な境界領域30、32と本質的に同じ広がりを持つ。マスク40は、それを通り抜ける粒子のエネルギーを減少させる属性を持つ任意の多数の材料で形成することが出来る。鉛モリブデンの様な容易に入手出来る材料を用いるのが便利である。本発明に従つて、マスクは、出来るだけ狭い幅を持つ開口を容易に形成できる様に出来るだけ薄いのが好ましい。開口42はマスクの化学的食刻により形成するのが好ましく、一般的にマスク材料の厚さは開口の幅を定める際の下限を構成すると云える。本発明に従つて、開口は、順方向電圧降下及びゲート感度に対する照射の悪影響を最少にす

格子損傷を起すことが出来るが、 γ 線照射は、本発明の一面による望ましい選択的照射を行うためにはマスクするのが困難であり、素子内に実質的な量の格子損傷を起さない。陽子線照射も適用出来るが、適切な透過深度を得るためには非常に高いエネルギーを必要とする。

照射線のエネルギーは、用いる照射の形式により幾分左右されるが、必要なマスクの形式を決定する。本発明に従つて、照射するのが望ましくないサイリスタの領域は例えば300 KeV以下のエネルギーの電子線照射を受けるのが好ましい。300 KeV以下のエネルギーを持つ電子は、約400乃至500 KeV又はそれ以上のエネルギーを持つ電子に比べて実質的に何ら格子損傷を起さないことがわかった。電子線照射線のエネルギーは、用いるマスクの形式により成る程度決定される。前に述べた6ミルの厚さのモリブデンのマスク材料を利用するマスクの場合、マスク中でエネルギー損失は200 KeV程度である。本発明に従つて利用されるマスクを通過する際に失なわれると思われる

エネルギーの値は、次式を参照して決めることが出来る。

$$dE/dx = K(E, Z)ZN\phi_0$$

ここで、 dE/dx は MeV/cm で測つた距離に対するエネルギーの変化である。K は、例えば 1966 年 Academic Press 発行の J.W. コルベツト著の「Radiation Effect in Metals and Semiconductors」中の「Solid State Physics Supplement 7」を参照することにより決定することが出来るエネルギー及び元素の比較的一定の関数である。Z は元素の原子番号であり、N は原子数/cm²であり、 ϕ_0 は約 6.6×10^{25} cm² に等しい。

本発明では、本発明に従つて選択的に照射される素子のマスクとマスクされていない部分とに衝突する放射線に対する損傷係数の差は 10 程度であるのが望ましい。損傷係数は粒子のエネルギーに関係し、非直線である。例えば 400 KeV のエネルギーを持つ電子を利用する場合、素子のマスクされた部分におけるエネルギーを 500 KeV に減じることにより得られる損傷係数の差は約 20 で

特開 54-53873(6)

ある。同様に、500 及び 400 KeV のエネルギーを持つ電子に対する損傷係数の比は 3 である。本発明の好ましい実施例に従つて、6 ミルの厚さを持つモリブデンのマスクを用いる。照射は 500 KeV の電子を用いて行う。該電子は照射しようとする領域まで抵抗なく通過し、マスクされた部分では約 300 KeV まで減衰する。この場合、約 60 の損傷係数の差が得られる。明らかに、比較的より厚いマスクを用いた場合のみ、一層高いエネルギーの照射を用いることができ、この場合照射時間が短くて済む。前述の理由から、マスクの製造を容易にするため出来るだけ薄いマスクを使用出来ることが望ましい。

照射時間は勿論放射線束の大きさに依存する。放射線束はビーム電流に比例する。大電流を利用する場合、照射時間は短縮される。担体寿命の変化の度合は次式により決めることが出来る。

$$1/\tau = 1/\tau_0 + K\phi$$

ここで、 τ は照射後の担体寿命、 τ_0 は初期の担体寿命、K は損傷係数、 ϕ は放射線束(電子数/cm²)

である。非常に高いレベルの放射線束を用いる場合、ウェーハが望ましい温度を超えて加熱されない様にマスクしたウェーハに対して電子ビームを走査することが望ましい。

ここで再び放射線と担体寿命との関係式に参照して説明すると、マスクした領域では $1/\tau_0 > K\phi$ であり、マスクしていない領域では $1/\tau_0 < K\phi$ であるのが望ましい。本発明に従つて比較的広い範囲の放射線量を有効に用いることが出来る。典型的には、2 乃至 10 メガラド(rad)の放射線量を用いることが出来、4 メガラド程度の放射線量が好ましい。これらの放射線量は、1 時間以内の適当な時間内に、利用出来る照射技術を用いて容易に得ることが出来る。素子を照射する時間が余り重要でない場合、一層低い電流を利用し、対応的に照射時間を長くすることが出来る。

第 6 図は、照射に対してそれ自身マスク作用をする硬質鉛はんだを素子 10 に付けた状態を例示する。領域 12、14、18 上の接点金属化領域は欠陥を引き起す照射に対してマスクするの

が望ましい領域に本質的に対応するので、それらの接点をマスクとして利用するのが便利である。典型的には、接点自体は、首尾よく選択的照射を行うのに必要なエネルギーの減少をもたらすには不十分な厚さである。したがつて、はんだ、好ましくは硬質鉛はんだの層を接点に付加し、次いで素子を照射する。はんだ層 44、46 が電極 16、26 に夫々付着される。はんだ層 44、46 の厚さは、電子ビームを減衰させるため前述の関係式を参照して決めることが出来る。

本発明をその幾つかの好ましい実施例に関して説明したが、本発明の主旨及び範囲から逸脱することなく或る変更及び変形をなすことが出来る。例えば、エネルギー及び放射線量の特定の好ましい範囲を述べたが、0.4 乃至 1.2 MeV の様なかなり広い範囲内に於てマスクによる選択的照射を有利に実施することが出来る。更に、境界領域及び通電領域の両方に照射することが望ましい場合、又は最終の装填した素子を照射することが望ましい場合、2.5 MeV までの更に高いエネルギーを用い

ることが出来る。

本発明による選択的照射を利用して、規格外とされたサイリスタの特性を変更する場合、半導体ウェーハ上の1つ又はそれ以上の素子を試験し、この抜取り試験した素子の転流 dv/dt が低いことが明らかな場合に該素子の抜取り試験に基づいて半導体ウェーハ全体を選択的に照射するのが便利である。

以上、本発明を幾つかの好ましい実施例により具体的に説明したが、本発明の主旨及び範囲から離れることなく形式及び細部に於て種々の変更をなし得ることは勿論である。

4 図面の簡単な説明

第1図は本発明を有利に適用出来る形式のサイリスタの平面図、第2図及び第3図は第1図の素子の断面図、第4図は本発明に従つて有利に用いられるマスクの平面図、第5図は本発明による照射の際に用いられるサイリスタ及びマスクの断面図、第6図は本発明に従つて硬質鉛はんだのマスクを用いた場合のサイリスタの断面図である。

主な符号の説明

- 10 : サイリスタ
- 12, 14 : 主電流通電領域
- 18 : ゲート領域
- 30, 32 : 境界領域

特許出願人 株式会社日立製作所
代理人 763J 三 谷 廣 二

